



Кафедра комп'ютерної інженерії та інформаційних технологій

СИЛАБУС

Базова інформація про дисципліну	
Назва дисципліни	СЕ007 Комп'ютерна схемотехніка (Computer circuitry)
Рівень вищої освіти	Початковий рівень (короткий цикл) вищої освіти
Галузь знань	12. Інформаційні технології
Спеціальність	123 Комп'ютерна інженерія
Освітня програма	Комп'ютерна інженерія
Семестр	2 семестр
Кафедра	Комп'ютерної інженерії та інформаційних технологій
Курс	1курс
Анотація курсу	Мета навчального курсу: – вивчення фізичних та логічних принципів побудови електронних схем цифрових елементів і функціональних вузлів та їх використання в пристроях ЕОМ. Завдання навчального курсу: – ефективного обслуговування обчислювальних засобів; технічно грамотне експлуатування комп'ютерних систем; забезпечення обчислювальних центрів сучасною комп'ютерною технікою; вдосконалення методів експлуатації обчислювальної техніки, враховуючи вимоги охорони праці та навколишнього середовища. У результаті вивчення навчальної дисципліни студент повинен знати: – класифікацію та призначення основних типів цифрових елементів, фізичні принципи їх побудови та логічні основи функціонування; – характеристики, параметри типових логічних та тригерних елементів, номенклатуру і функціональне

	призначення інтегральних мікросхем різного ступеню інтеграції; – типові схемотехнічні рішення функціональних вузлів послідовнісного та комбінаційного типів, аналого-цифрових та цифро-аналогових перетворювачів; – основи аналізу та розрахунку цифрових схем з використанням пакетів програм систем автоматизованого проектування. вміти: – оптимально вибирати систему цифрових інтегральних елементів для проектування пристроїв ЕОМ; – розбиратися в принципальних, функціональних та структурних схемах цифрових пристроїв; – вимірювати параметри цифрових мікросхем, налагоджувати і випробувати пристрої обчислювальної техніки; – проектувати на основі сучасних інтегральних мікросхем типові комбінаційні та послідовнісні функціональні вузли ЕОМ
Сторінка курсу в MOODLE	http://78.137.2.119:1919/m72/course/view.php?id=90
Мова викладання	українська
Лектор курсу	к.т.н., Бурмістров Сергій Владиславович канали комунікації: СДН «Moodle»; повідомлення в чаті СДН “ZOOM” - 605 179 3685 електронна пошта: sergij.burmistrov@ukr.net, тел. 095-003-55-64 (Viber)

Місце дисципліни в освітній програмі

Освітня програма	http://csbc.edu.ua/documents/otdel/oop_kb1.pdf
Програмні результати навчання ОП	P5 Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо. P7 Здатність використовувати та впроваджувати нові технології, включаючи технології розумних, мобільних, зелених і безпечних обчислень, брати участь в модернізації та реконструкції

	комп'ютерних систем та мереж, різноманітних вбудованих і розподілених додатків, зокрема з метою підвищення їх ефективності. P8 Готовність брати участь у роботах з впровадження комп'ютерних систем та мереж, введення їх до експлуатації на об'єктах різного призначення. P13 Здатність вирішувати проблеми у галузі комп'ютерних та інформаційних технологій, визначати обмеження цих технологій. P14 Здатність проєктувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію.
Перелік програмних результатів навчання	Знання. N3 Знати новітні технології в галузі комп'ютерної інженерії.
	Уміння N6 Вміти застосовувати знання для ідентифікації, формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей. N9 Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності. N11 Вміти здійснювати пошук інформації в різних джерелах для розв'язання задач комп'ютерної інженерії. N14 Вміти поєднувати теорію і практику, а також приймати рішення та виробляти стратегію діяльності для вирішення завдань спеціальності з урахуванням загальнолюдських цінностей, суспільних, державних та виробничих інтересів.

Опис дисципліни

	Загальна кількість годин	180
	Кількість кредитів	6

Структура навантаження на студента	Кількість лекційних годин	34
	Кількість практичних занять	34
	Кількість годин для самостійної роботи студентів	112
	Форма підсумкового контролю	Екзамен
Методи навчання	Словесні (лекції, пояснення), наочні (демонстрація матеріалів), інструктивний, репродуктивний, частково-пошуковий, тренувальний, пояснювально-демонстраційний, проблемно-орієнтоване навчання.	
Зміст дисципліни		
T_01 Основні характеристик и цифрових мікросхем	Елементи комп'ютерної схемотехніки. Основні характеристики цифрових мікросхем. Сигнали та їх часові параметри. Імпульсні та потенціальні сигнали. Скінченні автомати, логічні елементи, логічні схеми. Комбінаційні схеми. Автомати з пам'яттю. Теорія перемикальних функцій. Закони алгебри логіки. Алгоритми мінімізації логічних функцій.	
T_02 Елементи комп'ютерної схемотехніки	Основи схемотехніки напівпровідникових логічних елементів та їх компонентів. Базові елементи цифрових пристроїв. Резисторно-транзисторна логіка (РТЛ). Діодно-транзисторні логічні елементи (ДТЛ). Транзисторно-транзисторні логічні елементи (ТТЛ). ТТЛ із трьома станами виходу. ТТЛ із відкритим колектором. ТТЛ із розширювачами. Логічні елементи на транзисторах Шоттки (ТТЛШ). Транзисторно-транзисторні логічні елементи. Логічні елементи емітерно-зв'язної логіки, Логічні елементи на МОН-транзисторах. Транзисторно-транзисторні логічні елементи, Логічні елементи емітерно-зв'язної логіки, Логічні елементи на МОН-транзисторах	
T_03 Логічні елементи	Логічні елементи на біполярних і польових транзисторах. Емітерно-зв'язані логічні елементи (ЕЗЛ). Інтегральна інжекційна логіка (ІЛ). Логічні елементи на МОН-транзисторах. Логічні елементи на р-МОН-транзисторах. Логічні елементи на n- МОН-транзисторах. Логічні елементи на комплементарних МОН-транзисторах (КМОН- логіка). Динамічні логічні елементи. Перетворення рівнів логічних	

	сигналів. Перетворювачі рівнів сигналів. Транслятори сигналів БІС і НБІС. Характеристики логічних елементів. Функції логічних елементів. Логічні угоди. Коефіцієнти об'єднання за входом і виходом. Коефіцієнт розгалуження. Швидкодія. Потужність споживання. Робота перемикачів. Вхідні й вихідні напруги і струми. Статична і динамічна стійкість до перешкод. Надійність елементів. Допустимі розміри механічних впливів, діапазони тиску і температури навколишнього середовища, стійкість до радіаційних впливів. Маса, вартість і конструктивне оформлення.
Т_04 Тригери. Асинхронний та синхронний RS-тригер	Комп'ютерні пристрої на тригерах. Загальні відомості, характеристики та класифікації тригерів. Тригер як елементарний автомат Мура. Асинхронні та синхронні тригерні пристрої (ТП) зі статичним управлінням. RS-тригер та його різновиди. RS-тригер з синхронним записом (СЗ). RS- тригер з ДЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів
Т_05 Асинхронний та синхронний JK-тригер	JK-тригер. JK- триггер з синхронним записом. JK-тригер з ДЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. JK-тригер типу MS із заборонним зв'язком. Взаємне перетворення тригерів
Т_06 Асинхронний та синхронний Т-тригер	Т-тригер. Т-тригер з СЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором. ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів

T_07 Асинхронний та синхронний D-тригер	D-тригер. D-тригер з СЗ. Синхронні тригери з динамічним записом інформації. D-тригер. D-тригери типу MS. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Асинхронні входи синхронних тригерів. Взаємне перетворення тригерів
T_08 Дешифратори. Шифратори	Дешифратори. Перетворення прямого коду двійкових чисел в інверсний та обернений коди. Перетворення прямого коду двійкових чисел в доповняльний код. Різновиди перетворювачів кодів. Лінійні дешифратори. Прямокутні дешифратори. Пірамідальні дешифратори. Нарощування розмірності дешифраторів. Дешифратори і шифратори.
T_09 Мультиплексори. Демультимплексори	Мультиплексори. Демультимплексори. Шини передачі даних.
T_10 Цифрові компаратори. Схеми порівняння і контролю	Пристрої порівняння (цифрові компаратори). Цифрові компаратори. Пристрої порівняння на рівність. Порівняння багаторозрядних операндів. Порівняння на «більше» («менше») однорозрядних слів. Порівняння слів з константами. Пристрої порівняння двійкових слів. Пристрої порівняння двох слів на «більше». Багаторозрядні пристрої порівняння на «більше». Схеми порівняння і контролю.
T_11 Лічильники	Лічильники. Двійкові лічильники з послідовним переносом. Двійкові лічильники з наскрізним і паралельним переносом. Декрементні та реверсивні лічильники. Лічильники з довільним коефіцієнтом лічби. Десяткові лічильники. Лічильники в коді Фібоначчі. Регістри. Паралельні регістри. Послідовні регістри (регістри зсуву). Послідовні регістри зі зворотними зв'язками (кільцеві лічильники).
T_12 Суматори	Суматори. Однорозрядні напівсуматори і суматори. Накопичувальний послідовний суматор на базі лічильного тригера. Паралельний

	багаторозрядний суматор із послідовним переносом. Паралельний багато розрядний суматор із паралельним переносом. Суматори з груповою структурою. Суматор з паралельно-паралельним переносом. Послідовний n-розрядний суматор. Десяткові і двійково-десяткові суматори. Суматори віднімальні.
T_13 Регістри	Регістри
T_14 Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі	Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі.
T_15 Програмовані логічні інтегральні схеми	Структурна організація програмованих логічних інтегральних схем (ПЛІС) і їх використання в комп'ютерній схемотехніці. Загальні відомості щодо ПЛІС. Класифікація ПЛІС за архітектурними властивостями. Сучасні тенденції розвитку пристроїв із програмованою логікою. Обчислювальні системи на ПЛІС.
T_16 Мікропроцесори	Загальна характеристика мікропроцесорів. Однокристальні восьмирозрядні мікропроцесори.
T_17 Однокристальні мікропроцесори	Однокристальні шістнадцятирозрядні мікропроцесори. Арифметичні співпроцесори. Суперскалярні 32-розрядні мікропроцесори.

Політика дисципліни

Політика відвідування	Регулярне відвідування всіх видів занять, своєчасність виконання самостійної роботи. За об'єктивних причин (наприклад, хвороба, міжнародне стажування) навчання організується в он-лайн формі за погодженням із керівником курсу.
Політика щодо дедлайнів та перескладання	Роботи, які здаються із порушенням термінів без поважних причин, оцінюються на нижчу оцінку.
Академічна доброчесність	У випадку недотримання політики академічної доброчесності (плагіат, самоплагіат, фабрикація,

	фальсифікація, списування, обман, хабарництво) передбачено повторне проходження оцінювання.
--	--

Система оцінювання

Поточний контроль здійснюється протягом семестру під час проведення практичних, семінарських та інших видів занять і оцінюється сумою набраних балів (максимальна сума – 100 балів; мінімальна сума, що дозволяє студенту отримати атестацію з предмету – 60 балів); підсумковий/ семестровий контроль, проводиться у формі іспиту, відповідно до графіку навчального процесу. Підсумкова оцінка за умови заліку виставляється як загальна сума балів, набраних за результатами поточного контролю. Підсумкова оцінка за умови іспиту виставляється як загальна сума балів, набраних за результатами поточного контролю (40%), індивідуальної роботи (30%) та підсумкового контролю (30%).
--

НАКОПИЧЕННЯ

**рейтингових балів з навчальної дисципліни
за видами робіт**

Види навчальної роботи	Мах кількість балів
Результати поточного контролю (11 пар*2 бали, 6 пар*3 бали)	40 балів
Виконання індивідуальних завдань (13 пар*2 бали, 4 пари*1 бал)	30 балів
Виконання екзаменаційних завдань (3 завдання*10 балів)	30 балів
Всього	100 балів

**Послідовність накопичення рейтингових балів з навчальної
дисципліни за видами робіт протягом семестру**

№ пп	Номер теми	Вид роботи		
		Результати поточного контролю	Результати індивідуальної роботи	Результати екзамену
1	T_01	2	1	
2	T_02	2	1	
3	T_03	2	2	
4	T_04	2	2	
5	T_05	2	2	
6	T_06	2	2	
7	T_07	3	2	
8	T_08	3	2	
9	T_09	2	1	
10	T_10	2	1	
11	T_11	2	2	
12	T_12	2	2	
13	T_13	2	2	
14	T_14	3	2	
15	T_15	3	2	
16	T_16	3	2	
17	T_17	3	2	
18	Екз_1			10
19	Екз_2			10
20	Екз_3			10
Разом за розділами		40	30	30
Всього				100

Шкала оцінювання		
ECTS	Бали	Зміст
A	90-100	Бездоганна підготовка в широкому контексті
B	80-89	Повні знання, міцні вміння
C	70-79	Хороші знання та вміння
D	65-69	Задовільні знання, стереотип невміння
E	60-64	Виконання мінімальних вимог діяльності в стандартних умовах
FX	35-59	Слабкі знання, відсутність умінь
F	1-34	Необхідний повторний курс

Перелік рекомендованої літератури.

Базова

1. Шестопалов Є. А. Комп'ютерна схемотехніка: навчальний посібник. Київ: Видавництво Ліра-К, 2021. 328 с.
2. Демчук С. О., Чебан Ю. В. Основи цифрової схемотехніки: підручник для технічних спеціальностей. Вінниця: ВНТУ, 2020. 296 с.
3. Чернов В. М., Павлюк О. І. Основи схемотехніки цифрових пристроїв. Харків: ХНУРЕ, 2022. 264 с.
4. Грицак В. І. Сучасна комп'ютерна схемотехніка: елементи, вузли, пристрої. Львів: Видавництво ЛНУ, 2020. 248 с.
5. Wakerly J. F. Digital Design: Principles and Practices. 5th ed. London: Pearson, 2019. 912 p.
6. Mano M. M., Ciletti M. D. Digital Design with an Introduction to the Verilog HDL. 6th ed. Boston: Pearson, 2022. 768 p.
7. Tocci R. J., Widmer N. S., Moss G. L. Digital Systems: Principles and Applications. 12th ed. Boston: Pearson, 2019. 848 p.
8. Malvino A., Bates D. Electronic Principles. 9th ed. New York: McGraw-Hill, 2020. 1264 p.

Допоміжна

1. Харріс Д. М. Цифрова схемотехніка та архітектура комп'ютера. Морган Кауфман. 2013. 1662 с.
2. Угрюмов Є. П. Цифрова схемотехніка. К.: Либідь. 2004. 528 с.
3. Вічужанін В. В. Цифрова Схемотехніка. Навчальний посібник. Одеса: ОНПУ. 2018. 62 с.
4. Вічужанін В.В. Комп'ютерна Схемотехніка та архітектура комп'ютерів. Керівництво до Виконання лабораторних робіт. Одеса: ОНПУ. 2018. 71 с.
5. Вічужанін В. В. Комп'ютерна Схемотехніка. Методичні вказівки и завдання до розрахунково-графічних робіт. Одеса: ОНПУ. 2018. 35 с.
6. Азаров О. Д., Гарнага В. А. Комп'ютерна схемотехніка: підручник. Вінниця: ВНТУ. 2018. 230 с.
7. Соколовський Я. І., Пірко І. І., Кенс І. Р., Дендюк М. В., Яцишин С.І. Комп'ютерна схемотехніка: навч. посіб. Львів: Магнолія. 2018. 313 с.
8. Азаров О. Д., Гарнага В. А., Клятченко Я. М., Тарасенко В. П. Комп'ютерна схемотехніка: підручник. Вінниця: ВНТУ, 2018. 230 с.
9. Кравець В. О, Сокол Є. І., Рисований О. М. Комп'ютерна схемотехніка : підручник. Нац. техн. ун-т "Харків. політехн. ін-т". Харків: НТУ "ХПІ", 2007. 480 с.
10. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. К.: МК-ПРЕС, 2004. 412 с.

Інформаційні ресурси

1. MIT OpenCourseWare. *Digital Systems Laboratory*. –: <https://ocw.mit.edu/courses/6-111-introductory-digital-systems-laboratory-fall-2014/>
2. .
3. CircuitVerse. *Digital Circuit Simulator* . – URL: <https://circuitverse.org>.
4. Falstad. *Online Circuit Simulator* . – URL: <https://falstad.com/circuit/>.
5. Logisim Evolution. *Free Digital Logic Simulator* . – URL: <https://github.com/reds-heig/logisim-evolution>
6. Електронний каталог книг . URL: <http://liber.onu.edu.ua>
7. Електронний каталог книг . URL: <http://mirknig.com>
8. Електронний каталог книг . URL: <http://eknigi.org>
9. Електронний каталог книг . URL: <http://mybook.in.ua>

10. Віртуальний музей інформатики . URL:
<http://informat444.narod.ru/museum/>
11. Віртуальний музей історії обчислювальної техніки . URL:
<http://www.computerhistory.narod.ru/>